

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-124930  
 (43)Date of publication of application : 17.05.1996

---

(51)Int.CI. H01L 21/321

---

(21)Application number : 06-260474 (71)Applicant : NEC CORP  
 (22)Date of filing : 25.10.1994 (72)Inventor : IWATA YUJI

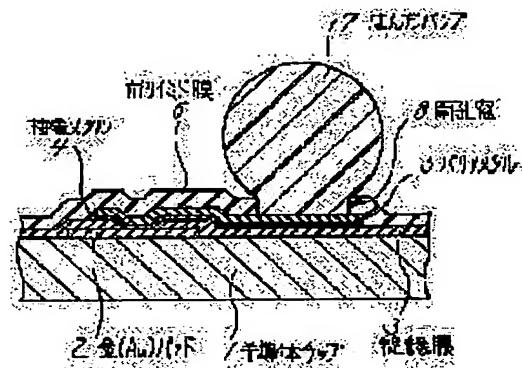
---

## (54) SEMICONDUCTOR DEVICE

## (57)Abstract:

PURPOSE: To prevent diffusion of gold from a gold pad into a eutectic solder of tin and lead.

CONSTITUTION: A bonding metal 4, a barrier metal 5 and a solder bump 7 are connected on a gold pad 2 formed on the surface of a silicon substrate at the joint of the gold pad 2 and the solder bump 7. The gold pad 2 and the solder bump 7 are arranged not to be overlapped on a plane thus elongating the path between the gold pad 2 and the solder bump 7.



## LEGAL STATUS

[Date of request for examination] 25.10.1994

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 2730492

[Date of registration] 19.12.1997

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right] 19.12.2001

Copyright (C): 1998,2003 Japan Patent Office

BEST AVAILABLE COPY

## \* NOTICES \*

JPO and NCIPI are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.\*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

---

CLAIMS

---

## [Claim(s)]

[Claim 1] Said golden pad is a semiconductor memory characterized by including the solder bump arranged in a different location on a flat surface through the golden pad formed on the surface of the semi-conductor, and adhesion metal and barrier metal.

[Claim 2] For the golden pad formed on the surface of the semi-conductor, a part of this golden pad, the adhesion metal which pasted up, and said golden pad adhesion side of this adhesion metal, the barrier metal which pasted up on an opposite field, and said golden pad are the semiconductor device characterized by to be included the solder bump who was prepared in the location on said different barrier metal on a flat surface, and was electrically connected with said golden pad through said adhesion metal and said barrier metal.

[Claim 3] The golden pad formed on the surface of the semi-conductor, a part of this golden pad, and the 1st pasted-up adhesion metal. The 1st barrier metal pasted up on the field opposite to said golden pad adhesion side of this adhesion metal, The 2nd barrier metal pasted up on the field where said 1st barrier metal adhesion side of this 1st barrier metal, the 2nd pasted-up adhesion metal, and this 2nd adhesion metal is opposite, The semiconductor device characterized by including the solder bump who was prepared in the location on said different 2nd barrier metal on a flat surface from said golden pad, and was electrically connected through said 1st adhesion metal, said 1st barrier metal, said 2nd adhesion metal, and said 2nd barrier metal.

---

[Translation done.]

## \* NOTICES \*

JPO and NCIPI are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

---

DETAILED DESCRIPTION

---

## [Detailed Description of the Invention]

[0001]

[Industrial Application] This invention relates to the semiconductor device which has the connection structure between the golden pad of a semiconductor chip, and a pewter bump.

[0002]

[Description of the Prior Art] What has the still more nearly high-speed engine performance of a computer is demanded in recent years, and, as for a semiconductor device, the semiconductor chip of large power and the flip chip method of a super-\*\* pin is coming to appear in connection with it.

[0003] This example is shown in JP,1-214141,A.

[0004] As shown in Fig. 1 of an official report, one example of this invention The semi-conductor pellet 1 with which the pad 12 for electrodes linked to the circuit field 11 including an active region, wiring, etc. and this circuit field was formed, The minerals passivation film 2 which usually had a rectangular aperture (aperture) on the pad 12 for electrodes, covered the whole semi-conductor pellet top surface, and was formed. It has the aperture (aperture) of a circle configuration in the same location as the aperture of this minerals passivation film 2. The polyimide film 3 formed on the minerals passivation film 2 on the electrode pad 12, and the passivation film 2 of the electrode pad 12 circumference so that it might not start on the circuit field 11. After forming the barrier metal film 4 on the pad 12 for electrodes through the aperture of this polyimide film 3, it has structure equipped with the solder bump 5 linked to the pad 12 for electrodes.

[0005] Especially the semiconductor chip of the bipolar mold which needs large power is explained with reference to drawing 5.

[0006] That is, the connection between the golden (Au) pad 2 and the solder bump 7 was connected through the adhesion metal 4 and the barrier metal 5, and the structure of the periphery between the golden (Au) pad 2 and the solder bump 7 became complicated, and had turned into structure which a level difference produces. Consequently, destruction of the barrier metal 5 had occurred according to the difference of a coefficient of thermal expansion in the insulator layer 3 by thermal stress, and the adhesion metal 4 list. Consequently, the problem referred to as that the gold (Au) of the golden (Au) pad 2 will be spread in the solder bump's 7 (Tin Sn)-lead (Pb) eutectic solder often occurred.

[0007]

[Problem(s) to be Solved by the Invention] The solder bump 7 is right above [ of the golden (Au) pad 2 ], this conventional semiconductor device is formed through the barrier metal 5 which consists of nickel (nickel) on it with the adhesion metal 4 which consists of titanium (Ti) and copper (Cu), and its structure of a pad periphery is complicated by the level difference.

[0008] For this reason, the coefficient of thermal expansion  $14.2 \times 10^{-6}$  (alpha/K -1) of the golden (Au) pad 2, The coefficient of thermal expansion  $8.6 \times 10^{-6}$  (alpha/K -1) when the coefficient of thermal expansion  $2.5 \times 10^{-6}$  (alpha/K -1) of an insulator layer 3 and the adhesion metal 4 are formed by titanium (Ti), The coefficient of thermal expansion  $16.5 \times 10^{-6}$  (alpha/K -1) when the adhesion metal 4 is formed with copper (Cu), And the barrier metal 5 will be destroyed by the stress produced according to the difference of the coefficient of thermal expansion  $13.4 \times 10^{-6}$  (alpha/K -1) when the barrier metal 5 is formed with nickel (nickel) at adhesion metal 4 list.

Consequently, the gold (Au) of the golden (Au) pad 2 is spread in the solder bump's 7 (Tin Sn)-lead (Pb) eutectic solder, and there is a trouble of spoiling the dependability of connection.

[0009] The purpose of this invention is to offer the semiconductor device connection dependability was made to improve.

[0010] Other purposes of this invention have gold of a golden pad in offering the semiconductor device it was made not to diffuse by the solder bump.

[0011]

[Means for Solving the Problem] As for said golden pad, the 1st semiconductor device of this invention contains the solder bump arranged in a different location on a flat surface through the golden pad formed on the surface of the semi-conductor, and adhesion metal and barrier metal.

[0012] The 2nd semiconductor device of this invention is characterized by forming evenly said adhesion metal and said barrier metal around directly under [ said / solder bump / of it ] in said 1st semiconductor device.

[0013] As for the barrier metal which pasted up on the field where the golden pad formed on the surface of the semi-conductor, a part of this golden pad, the pasted-up adhesion metal, and said golden pad adhesion side of this

adhesion metal are opposite, and said golden pad, the 3rd semiconductor device of this invention contains the solder bump who was prepared in the location on said different barrier metal on a flat surface, and was electrically connected with said golden pad through said adhesion metal and said barrier metal.

[0014] The golden pad with which the 4th semiconductor device of this invention was formed on the surface of the semi-conductor, The 1st barrier metal pasted up on the field where a part of this golden pad, the 1st pasted-up adhesion metal, and said golden pad adhesion side of this adhesion metal are opposite, The 2nd barrier metal pasted up on the field where said 1st barrier metal adhesion side of this 1st barrier metal, the 2nd pasted-up adhesion metal, and this 2nd adhesion metal is opposite, The solder bump who was prepared in the location on said different 2nd barrier metal on a flat surface from said golden pad, and was electrically connected through said 1st adhesion metal, said 1st barrier metal, said 2nd adhesion metal, and said 2nd barrier metal is included.

[0015]

[Example] Next, one example of this invention is explained to a detail with reference to a drawing.

[0016] When drawing 1 is referred to, the 1st example of this invention So that the golden (Au) pad 2 containing the electric supply layer which consists of about 100-800A the titanium (Ti) and platinum (Pt) of thickness, and this golden (Au) pad 2 may be exposed to a part of semiconductor chip 1 and front face of this semiconductor chip 1 in part A semiconductor chip 1 And gold (Au) — diacid-ized silicon SiO<sub>2</sub> formed on the pad 2 titanium [ the insulator layer 3 of the becoming minerals, and ] (Ti) of the 100-800A thickness formed on the part to which the golden (Au) pad 2 with which this insulator layer 3 and this insulator layer 3 are not covered was exposed from — By and the adhesion metal 4 which consists of copper (Cu) of 1000-10000A thickness and this adhesion metal 4 The spherical solder bump 7 formed on the polyimide film 6 which has the barrier metal 5 which consists of nickel (nickel) pasted up mechanically, and the puncturing aperture 8 formed in the location on a flat surface which is different in this barrier metal 5 and the golden pad 2 on an insulator layer 3, and this puncturing aperture 8 is included.

[0017] Next, the manufacture approach of the 1st example of this invention is explained to a detail with reference to a drawing.

[0018] Reference of drawing 2 (a) forms the golden (Au) pad 2 in the front face of a semiconductor chip 1. The lower layer wiring, through hole, and insulating layer are not illustrated from this golden (Au) pad 2.

[0019] Formation of this golden (Au) pad 2 is performed in following sequence. For example, the electric supply layer which consists of titanium (Ti) and platinum (Pt) is formed of a spatter. Each thickness of titanium (Ti) and platinum (Pt) should just be given uniformly [ about 100-800A ] one by one. Next, it is a method of forming the pattern made in a series of procedure, such as contraction of a photograph, a repeat of a pattern, CAD, and the newest electron beam technique, and a mask etc. is made and the golden (Au) pad 2 is formed with the photolithography method and plating which are main means to imprint an image to a substrate by that cause.

[0020] If drawing 2 (b) is referred to — the whole surface after formation of the golden (Au) pad 2, and on a semiconductor chip 1 — diacid-ized silicon SiO<sub>2</sub> etc. — from — the insulator layer 3 of the minerals which change is uniformly formed by the chemical-vapor-deposition method (below Chemical Vapor Deposition CVD) which deposits the inorganic insulator layer 3 as a product of the chemical reaction on the front face of a chip 1, or in the gaseous phase of the near.

[0021] Reference of drawing 2 (c) performs puncturing of an insulator layer 3 so that some golden (Au) pads 2 may be exposed.

[0022] If drawing 2 (d) is referred to, sequential formation of the adhesion metal 4 which consists of the titanium (Ti) and copper (Cu) which make possible electric supply between the barrier metal 5 which consists of nickel (nickel) on the condition by which it was shown by drawing 2 (c), and mechanical adhesion will be uniformly carried out by the spatter which removes an atom from the source with the impact of the ion of the plasma state accelerated, for example on the whole surface. As for the thickness of the titanium (Ti) of the adhesion metal 4, the titanium (Ti) of the thickness of 100-800A and copper (Cu) is 1000-10000A. What is necessary is just to thicken thickness of titanium (Ti) and copper (Cu) to extent which can supply a plating current to homogeneity enough for nickel (nickel) plating and plating supply of (Tin Sn)-lead (Pb) solder.

[0023] Reference of drawing 2 (e) shows the condition that the barrier metal 5 which consists of nickel (nickel) was formed by plating on the adhesion metal 4. In this condition, the formation area of the barrier metal 5 is punctured by the photolithography method using the resist for plating.

[0024] Reference of drawing 2 (f) performs nickel (nickel) plating of 2 - 5-micron (micrometer) extent in (Nickel nickel) plating bath first. Next, the resist film for plating exfoliates. Sequential etching of the adhesion metal 4 of copper (Cu) and titanium (Ti) is carried out by using barrier metal 5 as a mask after that.

[0025] Reference of drawing 2 (g) shows the condition that the polyimide film of 1 - 3-micron (micrometer) extent was formed by the spin coat method, on the insulator layer 3 containing the barrier metal 5.

[0026] By the photolithography method, if drawing 2 (h) is referred to, in order to form the solder bump 7, the polyimide film 6 is alternatively etched into a circle configuration, and the puncturing aperture 8 is formed. The puncturing aperture 8 is arranged in the location which does not lap with the golden (Au) pad 2 on a flat surface. Furthermore, the puncturing aperture 8 is arranged in little location to the level difference of an insulator layer 3 and the barrier metal 5.

[0027] If drawing 2 (i) is referred to, after the (Tin Sn)-lead (Pb) eutectic solder of the specified quantity is performed on five layers of barrier metal, the condition that the resist film for plating exfoliated is shown by electrolytic plating in the (Tin Sn)-lead (Pb) eutectic solder plating bath.

[0028] If drawing 2 (j) is referred to, the dissolution plastic surgery (wetback) of the (Tin Sn)-lead (Pb) eutectic

solder by which solder plating was carried out will be carried out, and the spherical solder bump 7 will be formed. [0029] The solder bump's 7 formation can be easily formed by [ which is a method with a pewter of using the pewter of eye tacking ] carrying out a reflow, before connecting at the temperature of about 200-230 degrees C.

[0030] The solder bump 7 can lengthen the connection pass between the golden (Au) pad 2 and the solder bump 7 by arranging in the location which does not lap with a golden (Au) pad on a flat surface. Therefore, the coefficient of thermal expansion  $14.2 \times 10^{-6}$  (alpha/K -1) of the golden (Au) pad 2, The coefficient of thermal expansion  $8.6 \times 10^{-6}$  (alpha/K -1) when the coefficient of thermal expansion  $2.5 \times 10^{-6}$  (alpha/K -1) of an insulator layer 3 and the adhesion metal 4 are formed by titanium (Ti), The coefficient of thermal expansion  $16.5 \times 10^{-6}$  (alpha/K -1) when the adhesion metal 4 is formed with copper (Cu), With and the stress produced with the mutual difference of the coefficient of thermal expansion  $13.4 \times 10^{-6}$  (alpha/K -1) when the barrier metal 5 is formed with nickel (nickel) Even if the barrier metal 5 is destroyed by an insulator layer 3 and adhesion metal 4 list, the gold (Au) of the golden (Au) pad 2 can prevent being spread in the solder bump's 7 (Tin Sn)-lead (Pb) eutectic solder.

[0031] Next, the 2nd example of this invention is explained to a detail with reference to a drawing.

[0032] When drawing 3 is referred to, the description of the 2nd example of this invention is in the place used as the structure which made the duplex the combination of the adhesion metal 4 shown in the 1st example, and the barrier metal 5.

[0033] Namely, the 2nd example of this invention So that the golden (Au) pad 2 containing the electric supply layer which consists of about 100-800A the titanium (Ti) and platinum (Pt) of thickness, and this golden (Au) pad 2 may be exposed to a part of semiconductor chip 1 and front face of this semiconductor chip 1 in part A semiconductor chip 1 And gold (Au) — diacid-ized silicon SiO<sub>2</sub> formed on the pad 2 titanium [ the insulator layer 3 of the becoming minerals, and ] (Ti) of the 100-800A thickness formed on the part to which the golden (Au) pad 2 with which this insulator layer 3 and this insulator layer 3 are not covered was exposed from — By and the adhesion metal 4 which consists of copper (Cu) of 1000-10000A thickness and this adhesion metal 4 The nickel pasted up mechanically By the adhesion metal 4 which consists of titanium (Ti) of the barrier metal 5 which consists of (nickel), and the 100-800A thickness formed on this barrier metal 5, and copper (Cu) of 1000-10000A thickness, and this adhesion metal 4 The barrier metal 5 which consists of nickel (nickel) pasted up mechanically, the polyimide film 6 which has the puncturing aperture 8 formed on this barrier metal 5 and an insulator layer 3, and the spherical solder bump 7 formed on this puncturing aperture 8 are included.

[0034] Next, the manufacture approach of the 2nd example of this invention is explained with reference to a drawing.

[0035] The production process shown in - (f) is the same as that of the production process shown by drawing 4 (a) drawing 2 [ in the 1st example of this invention ] (a) - (f).

[0036] If drawing 4 (g) is referred to, sequential formation of the adhesion metal 4 which consists of the titanium (Ti) and copper (Cu) which make possible electric supply between this barrier metal 5 and mechanical adhesion on the barrier metal 5 which consists of nickel (nickel) shown by drawing 4 (f) will be uniformly carried out by the spatter on the whole surface. The conditions of the titanium (Ti) of the adhesion metal 4 and copper (Cu) thickness are the same as what was explained with reference to drawing 2 (d) of the 1st example.

[0037] Reference of drawing 4 (h) shows the condition that the barrier metal 5 which consists of nickel (nickel) was formed by plating on the adhesion metal 4. In this condition, the formation area of the barrier metal 5 is punctured by the photolithography method using the resist for plating.

[0038] Reference of drawing 4 (i) performs nickel (nickel) plating of 2 - 5-micron (micrometer) extent in (Nickel nickel) plating bath first. Next, the resist film for plating exfoliates. Sequential etching of the adhesion metal 4 of copper (Cu) and titanium (Ti) is carried out by using barrier metal 5 as a mask after that.

[0039] It is the same production process as the production process shown by drawing 4 (j)- drawing 4 ( drawing 2 (g)-(j) [ in / in the production process shown in m) / the 1st example of this invention ].

[0040] As for the 2nd example of this invention, the combination of the adhesion metal 4 and the barrier metal 5 has double structure. Consequently, even if an insulator layer 3, the adhesion metal 4, and the barrier metal 5 are destroyed by the stress produced from the difference of a coefficient of thermal expansion, the gold of the golden (Au) pad 2 can prevent more certainly the diffusion to the solder bump's 7 (Tin Sn)-lead (Pb) eutectic solder with it.

[0041]

[Effect of the Invention] The golden pad 2 and the solder bump 7 arrange this invention in the location with which it does not lap on a flat surface, and it lengthens connection pass. Therefore, by the heat stress produced with the difference of the coefficient of thermal expansion between the barrier metal 5 in the golden (Au) pad 2, an insulator layer 3, and adhesion metal 4 list, even if destruction of an insulator layer 3, the adhesion metal 4, and the barrier metal 5 occurs, the gold (Au) from the golden (Au) pad 2 can prevent the diffusion to the solder bump's 7 (Tin Sn)-lead (Pb) eutectic solder. Consequently, it is effective in the ability to aim at improvement in connection dependability.

[0042] Since this invention makes double structure the adhesion metal 4 and barrier metal 5 again, the improvement in connection dependability is much more remarkable.

---

[Translation done.]

## \* NOTICES \*

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

---

**DESCRIPTION OF DRAWINGS**

---

## [Brief Description of the Drawings]

[Drawing 1] It is drawing showing the configuration of the 1st example of this invention.

[Drawing 2] (a) -(i) is drawing for explaining the manufacture approach of the 1st example of this invention.

[Drawing 3] It is drawing showing the configuration of the 2nd example of this invention.

[Drawing 4] (a) -(m) is drawing for explaining the manufacture approach of the 2nd example of this invention.

[Drawing 5] It is drawing showing an example of the conventional technique.

## [Description of Notations]

1 Semiconductor Chip

2 Golden (Au) Pad

3 Insulator Layer

4 Adhesion Metal

5 Barrier Metal

6 Polyimide Film

7 Solder Bump

8 Puncturing Aperture

---

[Translation done.]

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平8-124930

(43)公開日 平成8年(1996)5月17日

(51)Int.Cl.<sup>6</sup>  
H 01 L 21/321

識別記号  
H 01 L 21/321

9169-4M  
9169-4M

F I

H 01 L 21/ 92

6 0 2 J  
6 0 2 L

技術表示箇所

審査請求 有 請求項の数3 OL (全6頁)

(21)出願番号 特願平6-260474

(22)出願日 平成6年(1994)10月25日

(71)出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72)発明者 岩田 勇治

東京都港区芝五丁目7番1号 日本電気株  
式会社内

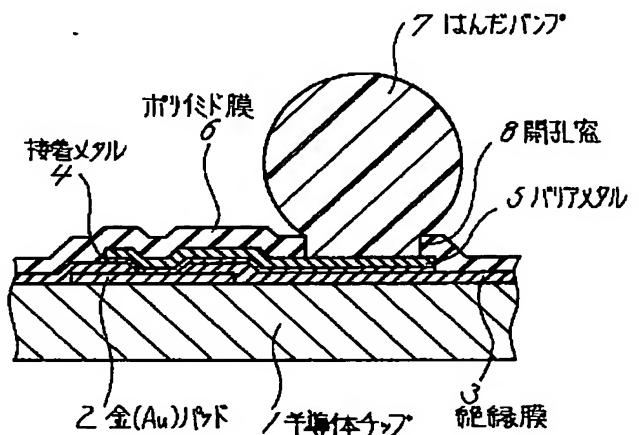
(74)代理人 弁理士 京本 直樹 (外2名)

(54)【発明の名称】 半導体装置

(57)【要約】

【目的】 金パッドの金が錫-鉛共晶はんだへの拡散を  
防止する。

【構成】 金パッド2とはんだバンプ7との間の接合に  
おいて、シリコン基板の表面の金パッド2上に、接着メ  
タル4とバリアメタル5とハンダバンプ7とを接続し、  
金パッド2とハンダバンプ7とは平面上において互いに  
重ならない配置構成とし、金パッド2とはんだバンプ7  
との間のパスを長くする。



(2)

1

## 【特許請求の範囲】

【請求項1】 半導体の表面に形成された金パッドと、接着メタルおよびバリアメタルを介して前記金パッドとは平面上異なる位置に配設されたはんだバンプとを含むことを特徴とする半導体記憶装置。

【請求項2】 半導体の表面に形成された金パッドと、この金パッドの一部と接着した接着メタルと、この接着メタルの前記金パッド接着面とは反対の面に接着されたバリアメタルと、前記金パッドとは平面上異なる前記バリアメタル上の位置に設けられ前記接着メタルおよび前記バリアメタルを介して前記金パッドと電気的に接続されたはんだバンプとを含むことを特徴とする半導体装置。

【請求項3】 半導体の表面に形成された金パッドと、この金パッドの一部と接着した第1の接着メタルと、この接着メタルの前記金パッド接着面とは反対の面に接着された第1のバリアメタルと、この第1のバリアメタルと接着した第2の接着メタルと、この第2の接着メタルの前記第1のバリアメタル接着面とは反対の面に接着された第2のバリアメタルと、前記金パッドとは平面上異なる前記第2バリアメタル上の位置に設けられ前記第1の接着メタル、前記第1のバリアメタル、前記第2の接着メタル、および前記第2のバリアメタルを介して電気的に接続されたはんだバンプとを含むことを特徴とする半導体装置。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】本発明は、半導体チップの金パッドとハンダバンプとの間の接続構造を有する半導体装置に関する。

## 【0002】

【従来の技術】近年コンピュータの性能はますます高速度のものが要求されており、それに伴い半導体装置は、大電力、超多ピンのフリップ・チップ方式の半導体チップが出現するようになって来ている。

【0003】この一例は特開平1-214141号公報に示されている。

【0004】公報の第1図に示されるように、この発明の一実施例は、能動領域及び配線等を含む回路領域11と、この回路領域と接続する電極用パッド12とが形成された半導体ペレット1と、電極用パッド12上に通常矩形の開孔部(窓)をもち、半導体ペレット上全面を覆って形成された無機質パッシベーション膜2と、この無機質パッシベーション膜2の開孔部と同じ位置に円形状の開孔部(窓)をもち、電極パッド12上の無機質パッシベーション膜2上及び電極パッド12周辺のパッシベーション膜2上に、回路領域11上にかかるないように形成されたポリイミド膜3と、このポリイミド膜3の開孔部を介して電極用パッド12上にバリアメタル膜4を

2

成膜した後、電極用パッド12と接続するはんだバンプ5とを備えた構造となっている。

【0005】特に、大電力を必要とするバイポーラ型の半導体チップについて、図5を参照して説明する。

【0006】すなわち、金(Au)パッド2およびはんだバンプ7間の接続は、接着メタル4とバリアメタル5とを介して接続され、金(Au)パッド2とはんだバンプ7との間における周辺部の構造は複雑となり、段差が生じる構造となっていた。その結果、熱膨張係数の差により、熱応力による絶縁膜3、接着メタル4並びにバリアメタル5の破壊が発生していた。その結果、金(Au)パッド2の金(Au)が、はんだバンプ7の錫(Sn)一鉛(Pb)共晶はんだに拡散してしまうと言う問題がしばしば発生していた。

## 【0007】

【発明が解決しようとする課題】この従来の半導体装置は、はんだバンプ7は、金(Au)パッド2の直上で、チタン(Ti)および銅(Cu)からなる接着メタル4と、その上にニッケル(Ni)からなるバリアメタル5を介して形成されており、パッド周辺部の構造が段差により複雑となっている。

【0008】このため、金(Au)パッド2の熱膨張係数 $14.2 \times 10^{-6} (\alpha/K^{-1})$ 、絶縁膜3の熱膨張係数 $2.5 \times 10^{-6} (\alpha/K^{-1})$ 、接着メタル4がチタン(Ti)で形成されているときの熱膨張係数 $8.6 \times 10^{-6} (\alpha/K^{-1})$ 、接着メタル4が銅(Cu)で形成されているときの熱膨張係数 $16.5 \times 10^{-6} (\alpha/K^{-1})$ 、およびバリアメタル5がニッケル(Ni)で形成されているときの熱膨張係数 $13.4 \times 10^{-6} (\alpha/K^{-1})$ の差によって生じる応力により、接着メタル4並びにバリアメタル5が破壊されてしまう。その結果、金(Au)パッド2の金(Au)が、はんだバンプ7の錫(Sn)一鉛(Pb)共晶はんだに拡散してしまい、接続の信頼性をそこなうという問題点がある。

【0009】本発明の目的は、接続信頼性を向上するようにした半導体装置を提供することにある。

【0010】本発明の他の目的は、金パッドの金がはんだバンプに拡散しないようにした半導体装置を提供することにある。

## 【0011】

【課題を解決するための手段】本発明の第1の半導体装置は、半導体の表面に形成された金パッドと、接着メタルおよびバリアメタルを介して前記金パッドとは平面上異なる位置に配設されたはんだバンプとを含む。

【0012】本発明の第2の半導体装置は、前記第1の半導体装置において前記はんだバンプ直下およびその周辺の前記接着メタルおよび前記バリアメタルが平坦に形成されることを特徴とする。

【0013】本発明の第3の半導体装置は、半導体の表面に形成された金パッドと、この金パッドの一部と接着

(3)

3

した接着メタルと、この接着メタルの前記金パッド接着面とは反対の面に接着されたバリアメタルと、前記金パッドとは平面上異なる前記バリアメタル上の位置に設けられ前記接着メタルおよび前記バリアメタルを介して前記金パッドと電気的に接続されたはんだバンプとを含む。

【0014】本発明の第4の半導体装置は、半導体の表面に形成された金パッドと、この金パッドの一部と接着した第1の接着メタルと、この接着メタルの前記金パッド接着面とは反対の面に接着された第1のバリアメタルと、この第1のバリアメタルと接着した第2の接着メタルと、この第2の接着メタルの前記第1のバリアメタル接着面とは反対の面に接着された第2のバリアメタルと、前記金パッドとは平面上異なる前記第2バリアメタル上の位置に設けられ前記第1の接着メタル、前記第1のバリアメタル、前記第2の接着メタル、および前記第2のバリアメタルを介して電気的に接続されたはんだバンプとを含む。

【0015】

【実施例】次に本発明の一実施例について図面を参照して詳細に説明する。

【0016】図1を参照すると、本発明の第1の実施例は、半導体チップ1、この半導体チップ1の表面の一部に100～800オングストローム程度の厚さのチタン(Ti)および白金(Pt)からなる給電層を含む金(Au)パッド2、この金(Au)パッド2が一部露出するように半導体チップ1および金(Au)パッド2上に形成された例えば二酸化シリコンSiO<sub>2</sub>からなる無機質の絶縁膜3、この絶縁膜3およびこの絶縁膜3の覆われていない金(Au)パッド2の露出された部分の上に形成された100～800オングストロームの膜厚のチタン(Ti)および1000～10000オングストロームの膜厚の銅(Cu)からなる接着メタル4、この接着メタル4により機械的に接着されたニッケル(Ni)からなるバリアメタル5、このバリアメタル5および絶縁膜3上の金パッド2とは異なる平面上の位置に形成された開孔窓8を有するポリイミド膜6およびこの開孔窓8上に形成された球状のはんだバンプ7を含む。

【0017】次に本発明の第1の実施例の製造方法について図面を参照して詳細に説明する。

【0018】図2(a)を参照すると、半導体チップ1の表面に金(Au)パッド2が形成されている。この金(Au)パッド2より下層の配線、スルーホールならびに絶縁層は図示されていない。

【0019】この金(Au)パッド2の形成は、以下の順序で行なわれる。例えば、チタン(Ti)および白金(Pt)からなる給電層がスパッタにより形成される。チタン(Ti)および白金(Pt)の膜厚は、何れも100～800オングストローム程度が順次一様に施されればよい。次に、写真の縮小、パターンの繰り返

(4)

4

し、CAD、最新の電子ビーム手法などの一連の手続きによって作るパターンの形成法であって、マスクなどを作り、それにより基板に像を転写する主要な手段であるフォトリソグラフィー法及びメッキ法にて金(Au)パッド2は形成される。

【0020】図2(b)を参照すると、金(Au)パッド2の形成後、半導体チップ1上の全面に二酸化シリコンSiO<sub>2</sub>等から成る無機質の絶縁膜3がチップ1の表面上、またはその近傍の気相中における化学反応の生成物として無機質の絶縁膜3を堆積する化学気相成長法(Chemical Vapor Deposition以下CVD)により一様に形成されている。

【0021】図2(c)を参照すると、金(Au)パッド2の一部が露出するように絶縁膜3の開孔が行なわれる。

【0022】図2(d)を参照すると、図2(c)で示された状態の上に、ニッケル(Ni)から成るバリアメタル5との間の給電および機械的接着を可能とするチタン(Ti)および銅(Cu)からなる接着メタル4が、例えば加速したプラズマ状態のイオンの衝撃でソースより原子を取り去るスパッタ法により一様に全面に順次形成される。接着メタル4のチタン(Ti)の膜厚は、チタン(Ti)が例えば、100～800オングストローム、銅(Cu)の膜厚は、例えば1000～10000オングストロームである。チタン(Ti)および銅(Cu)の膜厚は、ニッケル(Ni)メッキおよび錫(Sn)一鉛(Pb)はんだのメッキ供給のためにメッキ電流を均一に充分供給できる程度まで厚くしておけばよい。

【0023】図2(e)を参照すると、接着メタル4上にニッケル(Ni)から成るバリアメタル5がメッキ法により形成された状態が示されている。この状態において、メッキ用レジストを用いてフォトリソグラフィー法によりバリアメタル5の形成エリアが開孔される。

【0024】図2(f)を参照すると、まずニッケル(Ni)メッキ浴中で2～5ミクロン(μm)程度のニッケル(Ni)メッキが行なわれる。次に、メッキ用レジスト膜が剥離される。その後バリアメタル5をマスクとして銅(Cu)およびチタン(Ti)の接着メタル4が順次エッチングされる。

【0025】図2(g)を参照すると、バリアメタル5を含む絶縁膜3上に1～3ミクロン(μm)程度のポリイミド膜がスピンドル法により成膜された状態が示されている。

【0026】図2(h)を参照すると、フォトリソグラフィー法により、はんだバンプ7を形成するため、ポリイミド膜6が円形状に選択的にエッチングされて開孔窓8が形成されている。開孔窓8は、平面上で金(Au)パッド2と重ならない位置に配設されている。さらに開孔窓8は、絶縁膜3とバリアメタル5の段差に少ない位

(4)

5

置に配設されている。

【0027】図2 (i) を参照すると、錫 (S n) 一鉛 (P b) 共晶はんだメッキ浴中で、電解メッキにより、バリアメタル5層上に所定量の錫 (S n) 一鉛 (P b) 共晶はんだが行なわれた後、メッキ用レジスト膜が剥離された状態が示されている。

【0028】図2 (j) を参照すると、はんだメッキされた錫 (S n) 一鉛 (P b) 共晶はんだが溶解整形 (ウェットパック) されて球状のはんだバンプ7が形成される。

【0029】はんだバンプ7の形成は、200～230°C程度の温度で接続する前に仮止めのハンダを用いるハンダ付方法であるリフローすることにより容易に形成できる。

【0030】はんだバンプ7は、平面上で金 (A u) パッドに重ならない位置に配設することにより、金 (A u) パッド2とはんだバンプ7との間の接続パスを長くすることができる。そのため、金 (A u) パッド2の熱膨張係数  $14.2 \times 10^{-6}$  ( $\alpha / K^{-1}$ )、絶縁膜3の熱膨張係数  $2.5 \times 10^{-6}$  ( $\alpha / K^{-1}$ )、接着メタル4がチタン (T i) で形成されているときの熱膨張係数8.6  $\times 10^{-6}$  ( $\alpha / K^{-1}$ )、接着メタル4が銅 (C u) で形成されているときの熱膨張係数  $16.5 \times 10^{-6}$  ( $\alpha / K^{-1}$ )、およびバリアメタル5がニッケル (N i) で形成されているときの熱膨張係数  $13.4 \times 10^{-6}$  ( $\alpha / K^{-1}$ ) の相互間の差で生ずる応力により、絶縁膜3、接着メタル4並びにバリアメタル5が破壊されたとしても、金 (A u) パッド2の金 (A u) がはんだバンプ7の錫 (S n) 一鉛 (P b) 共晶はんだに拡散することを防止できる。

【0031】次に、本発明の第2の実施例について図面を参照して詳細に説明する。

【0032】図3を参照すると、本発明の第2の実施例の特徴は、第1の実施例で示された接着メタル4およびバリアメタル5の組合せを2重とした構造となっているところにある。

【0033】すなわち、本発明の第2の実施例は、半導体チップ1、この半導体チップ1の表面の一部に100～800オングストローム程度の厚さのチタン (T i) および白金 (P t) からなる給電層を含む金 (A u) パッド2、この金 (A u) パッド2が一部露出するようには半導体チップ1および金 (A u) パッド2上に形成された例えは二酸化シリコン  $SiO_2$  からなる無機質の絶縁膜3、この絶縁膜3およびこの絶縁膜3の覆われていない金 (A u) パッド2の露出された部分の上に形成された100～800オングストロームの膜厚のチタン (T i) および1000～10000オングストロームの膜厚の銅 (C u) からなる接着メタル4、この接着メタル4により機械的に接着されたニッケル (N i) からなるバリアメタル5、このバリアメタル5上に形成された1

6

00～800オングストロームの膜厚のチタン (T i) および1000～10000オングストロームの膜厚の銅 (C u) からなる接着メタル4、この接着メタル4により機械的に接着されたニッケル (N i) からなるバリアメタル5、このバリアメタル5および絶縁膜3上に形成された開孔窓8を有するポリイミド膜6、およびこの開孔窓8上に形成された球状のはんだバンプ7を含む。

【0034】次に本発明の第2の実施例の製造方法について図面を参照して説明する。

【0035】図4 (a)～(f) に示される製造工程は、本発明の第1の実施例における図2 (a)～(f) で示された製造工程と同一である。

【0036】図4 (g) を参照すると、図4 (f) で示されたニッケル (N i) からなるバリアメタル5の上に、このバリアメタル5との間の給電および機械的接着を可能とするチタン (T i) および銅 (C u) からなる接着メタル4がスパッタ法により一様に全面に順次形成される。接着メタル4のチタン (T i) および銅 (C u) の膜厚の条件は、第1の実施例の図2 (d) を参照して説明したものと同じである。

【0037】図4 (h) を参照すると、接着メタル4上にニッケル (N i) からなるバリアメタル5がメッキ法により形成された状態が示されている。この状態において、メッキ用レジストを用いてフォトリソグラフィー法によりバリアメタル5の形成エリアが開孔される。

【0038】図4 (i) を参照すると、まずニッケル (N i) メッキ浴中で2～5ミクロン ( $\mu m$ ) 程度のニッケル (N i) メッキが行なわれる。次に、メッキ用レジスト膜が剥離される。その後バリアメタル5をマスクとして銅 (C u) およびチタン (T i) の接着メタル4が順次エッチングされる。

【0039】図4 (j) ～図4 (m) に示される製造工程は、本発明の第1の実施例における図2 (g) ～(j) で示された製造工程と同じ製造工程である。

【0040】本発明の第2の実施例は、接着メタル4およびバリアメタル5の組合せが2重構造となっている。この結果、熱膨張係数の差から生ずる応力により、絶縁膜3、接着メタル4およびバリアメタル5が破壊されたとしても金 (A u) パッド2の金がはんだバンプ7の錫 (S n) 一鉛 (P b) 共晶はんだへの拡散をより確実に防止することができる。

【0041】

【発明の効果】本発明は、金パッド2とはんだバンプ7とが平面上で重ならない位置に配設し、接続パスを長くしている。従って、金 (A u) パッド2、絶縁膜3、接着メタル4並びにバリアメタル5間での熱膨張係数の差にて生ずる熱ストレスにより、絶縁膜3、接着メタル4およびバリアメタル5の破壊が発生しても金 (A u) パッド2からの金 (A u) が、はんだバンプ7の錫 (S n) 一鉛 (P b) 共晶はんだへの拡散を防止することが

(5)

7

できる。その結果、接続信頼性の向上を図ることができるという効果がある。

【0042】本発明は、また、接着メタル4とバリアメタル5とを2重構造としているため接続信頼性の向上は一層顕著である。

【図面の簡単な説明】

【図1】本発明の第1の実施例の構成を示す図である。

【図2】(a) - (j)は、本発明の第1の実施例の製造方法を説明するための図である。

【図3】本発明の第2の実施例の構成を示す図である。

【図4】(a) - (m)は本発明の第2の実施例の製造

8

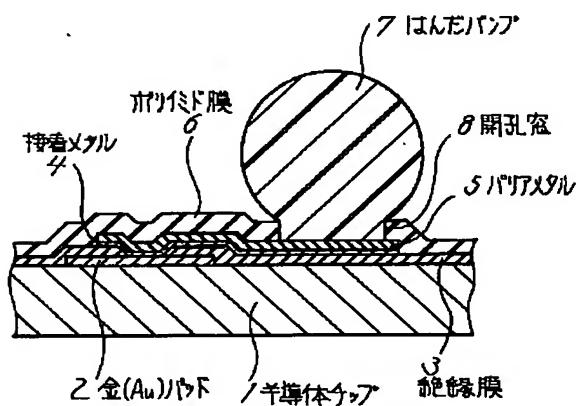
方法を説明するための図である。

【図5】従来技術の一例を示す図である。

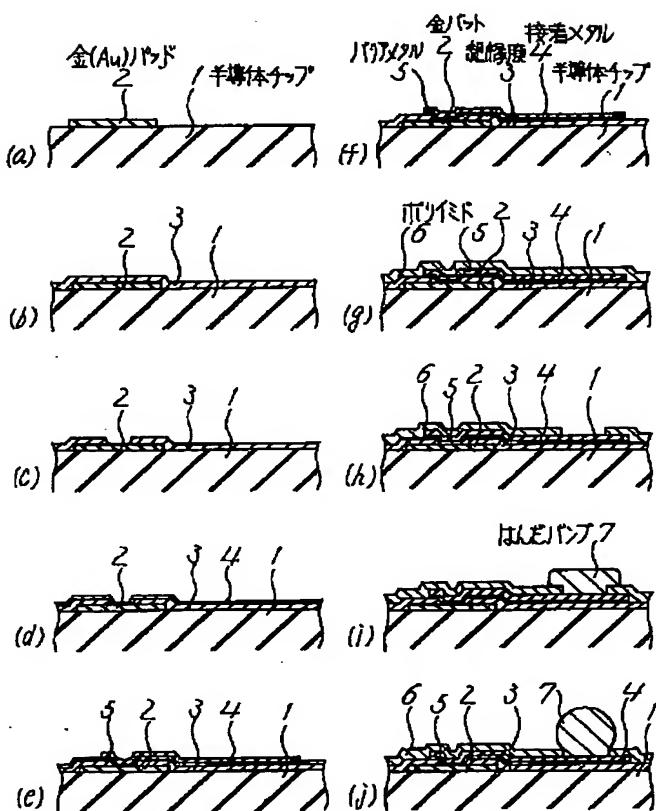
【符号の説明】

|   |          |
|---|----------|
| 1 | 半導体チップ   |
| 2 | 金(Au)パッド |
| 3 | 絶縁膜      |
| 4 | 接着メタル    |
| 5 | バリアメタル   |
| 6 | ポリイミド膜   |
| 7 | はんだバンプ   |
| 8 | 開孔窓      |

【図1】

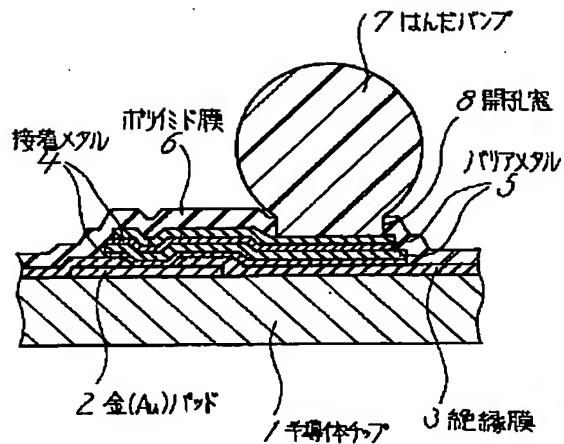


【図2】

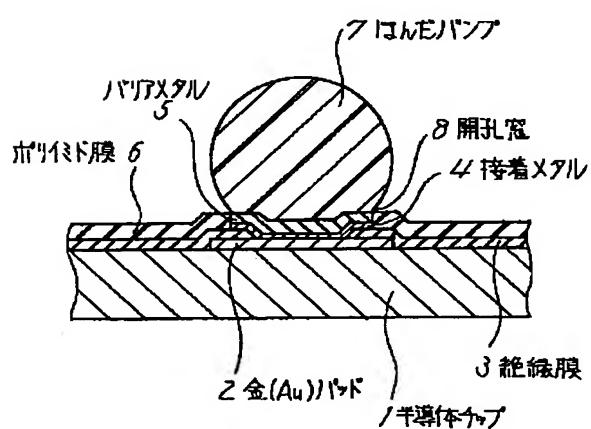


(6)

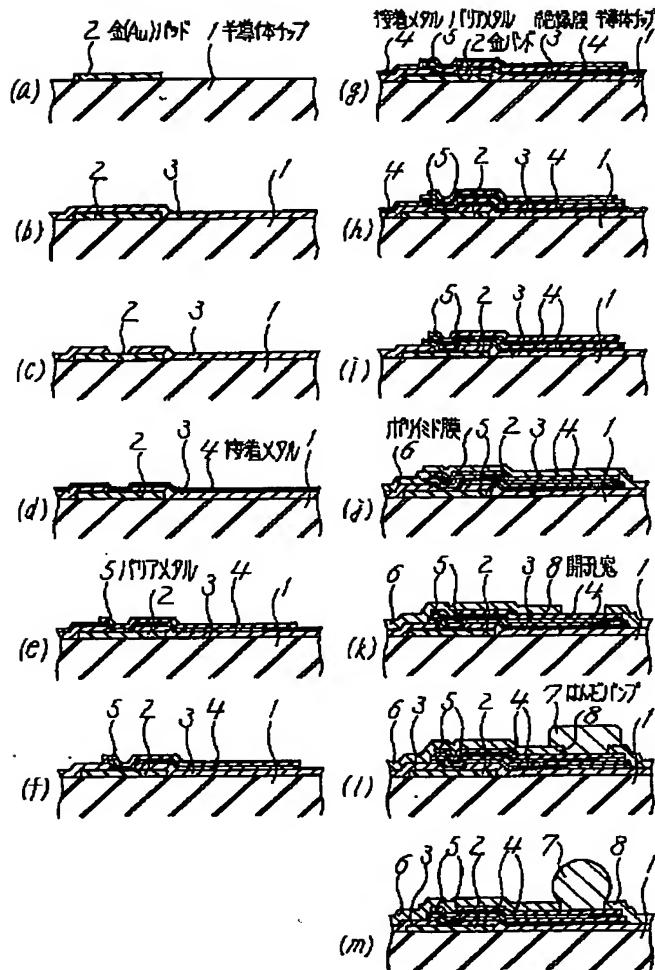
【図3】



【図5】



【図4】



**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- BLACK BORDERS**
- IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- FADED TEXT OR DRAWING**
- BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- SKEWED/SLANTED IMAGES**
- COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- GRAY SCALE DOCUMENTS**
- LINES OR MARKS ON ORIGINAL DOCUMENT**
- REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- OTHER:** \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**